日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2002年12月 9日

出 願 番 号 Application Number:

特願2002-357254

[ST. 10/C]:

[JP2002-357254]

出 願 人
Applicant(s):

株式会社 液晶先端技術開発センター

2003年10月16日

特許庁長官 Commissioner, Japan Patent Office 今井康



ページ: 1/E

【書類名】

特許願

【整理番号】

YJ-093

【あて先】

特許庁長官殿

【発明者】

【住所又は居所】

神奈川県横浜市戸塚区吉田町292番地 株式会社液晶

先端技術開発センター内

【氏名】

松村 正清

【発明者】

【住所又は居所】

神奈川県横浜市戸塚区吉田町292番地 株式会社液晶

先端技術開発センター内

【氏名】

谷口 幸夫

【特許出願人】

【識別番号】

501286657

【氏名又は名称】 株式会社液晶先端技術開発センター

【代理人】

【識別番号】

100095256

【弁理士】

【氏名又は名称】

山口 孝雄

【手数料の表示】

【予納台帳番号】

033020

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 0207610

【プルーフの要否】

要

【書類名】 明細書

【発明の名称】 結晶化装置および結晶化方法

【特許請求の範囲】

【請求項1】 位相シフターを照明する照明系を備え、前記位相シフターを 介して所定の光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照 射して結晶化半導体膜を生成する結晶化装置において、

前記位相シフターは、所定の方向に沿って直線状に延びる第1位相シフト線と 、前記所定の方向に沿って蛇行する第2位相シフト線とを有することを特徴とす る結晶化装置。

【請求項2】 位相シフターを照明する照明系を備え、前記位相シフターを 介して所定の光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照 射して結晶化半導体膜を生成する結晶化装置において、

前記位相シフターは、所定の方向に沿って第1のふれ幅で蛇行する第1位相シフト線と、前記所定の方向に沿って前記第1のふれ幅よりも実質的に大きい第2のふれ幅で蛇行する第2位相シフト線とを有することを特徴とする結晶化装置。

【請求項3】 前記第1位相シフト線および前記第2位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有することを特徴とする請求項1または2に記載の結晶化装置。

【請求項4】 位相シフターを照明する照明系を備え、前記位相シフターを介して所定の光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射して結晶化半導体膜を生成する結晶化装置において、

前記位相シフターは、所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線と、直線状に延びて前記第1位相シフト線と交差する第3位相シフト線とを有することを特徴とする結晶化装置。

【請求項5】 前記第1位相シフト線および前記第2位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有し、前記第3位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有することを特徴とする請求項4に記載の結晶化装置。

【請求項6】 前記第1位相シフト線と前記第3位相シフト線とはほぼ直交 することを特徴とする請求項4または5に記載の結晶化装置。

【請求項7】 前記多結晶半導体膜または前記非晶質半導体膜と前記位相シフターとは互いにほぼ平行に且つ近接して配置されていることを特徴とする請求項1乃至6のいずれか1項に記載の結晶化装置。

【請求項8】 前記第2位相シフト線のふれ幅Wは、光の波長を入とし、前記多結晶半導体膜または前記非晶質半導体膜と前記位相シフターとの間隔をDとするとき、

 $W > 0.6 \times (\lambda D/2)^{1/2}$

の条件を満足することを特徴とする請求項7に記載の結晶化装置。

【請求項9】 前記多結晶半導体膜または前記非晶質半導体膜と前記位相シ フターとの間の光路中に配置された結像光学系をさらに備え、

前記多結晶半導体膜または前記非晶質半導体膜は、前記位相シフターと光学的に共役な面から前記結像光学系の光軸に沿って所定距離だけ離れて設定されていることを特徴とする請求項1万至6のいずれか1項に記載の結晶化装置。

【請求項10】 前記多結晶半導体膜または前記非晶質半導体膜と前記位相シフターとの間の光路中に配置された結像光学系をさらに備え、

前記多結晶半導体膜または前記非晶質半導体膜は、前記位相シフターと光学的 にほぼ共役な面に設定され、

前記結像光学系の像側開口数は、前記所定の光強度分布を発生させるための所要の値に設定されていることを特徴とする請求項1乃至6のいずれか1項に記載の結晶化装置。

【請求項11】 前記第2位相シフト線のふれ幅Wは、光の波長を λ とし、前記結像光学系の像側開口数をNAとするとき、

W > 0. 3 0 5 $\times \lambda / NA$

の条件を満足することを特徴とする請求項10に記載の結晶化装置。

【請求項12】 位相シフターを照明し、前記位相シフターを介して所定の 光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射して結晶化 半導体膜を生成する結晶化方法において、 1

所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線とを有する位相シフターを用いることを特徴とする結晶化方法。

【請求項13】 位相シフターを照明し、前記位相シフターを介して所定の 光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射して結晶化 半導体膜を生成する結晶化方法において、

所定の方向に沿って第1のふれ幅で蛇行する第1位相シフト線と、前記所定の 方向に沿って前記第1のふれ幅よりも実質的に大きい第2のふれ幅で蛇行する第 2位相シフト線とを有する位相シフターを用いることを特徴とする結晶化方法。

【請求項14】 位相シフターを照明し、前記位相シフターを介して所定の 光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射して結晶化 半導体膜を生成する結晶化方法において、

所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線と、直線状に延びて前記第1位相シフト線と交差する第3位相シフト線とを有する位相シフターを用いることを特徴とする結晶化方法。

【請求項15】 前記多結晶半導体膜または前記非晶質半導体膜と前記位相シフターとを互いにほぼ平行に且つ近接して配置することを特徴とする請求項12乃至14のいずれか1項に記載の結晶化方法。

【請求項16】 前記多結晶半導体膜または前記非晶質半導体膜と前記位相シフターとの間の光路中に結像光学系を配置し、

前記多結晶半導体膜または前記非晶質半導体膜の表面を前記位相シフターと光 学的に共役な面から前記結像光学系の光軸に沿って所定距離だけ離れて設定する ことを特徴とする請求項12乃至14のいずれか1項に記載の結晶化方法。

【請求項17】 前記多結晶半導体膜または前記非晶質半導体膜と前記位相シフターとの間の光路中に結像光学系を配置し、

前記結像光学系の像側開口数を前記所定の光強度分布を発生させるための所要の値に設定し、

前記結像光学系を介して前記位相シフターと光学的に共役な位置に前記多結晶

半導体膜または前記非晶質半導体膜を設定することを特徴とする請求項12乃至 14のいずれか1項に記載の結晶化方法。

【請求項18】 所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線とを有することを特徴とする位相シフター。

【請求項19】 所定の方向に沿って第1のふれ幅で蛇行する第1位相シフト線と、前記所定の方向に沿って前記第1のふれ幅よりも実質的に大きい第2のふれ幅で蛇行する第2位相シフト線とを有することを特徴とする位相シフター。

【請求項20】 前記第1位相シフト線および前記第2位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有することを特徴とする請求項18または19に記載の位相シフター。

【請求項21】 所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線と、直線状に延びて前記第1位相シフト線と交差する第3位相シフト線とを有することを特徴とする位相シフター。

【請求項22】 前記第1位相シフト線および前記第2位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有し、前記第3位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有することを特徴とする請求項21に記載の位相シフター。

【請求項23】 前記第1位相シフト線と前記第3位相シフト線とはほぼ直 交することを特徴とする請求項21または22に記載の位相シフター。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、結晶化装置および結晶化方法に関する。特に、本発明は、位相シフターを用いて位相変調されたレーザ光を多結晶半導体膜または非晶質半導体膜に 照射して結晶化半導体膜を生成する装置および方法に関するものである。

[0002]

【従来の技術】

従来、たとえば液晶表示装置(Liquid-Crystal-Display: LCD)の画素に印加する電圧を制御するスイッチング素子などに用いられる薄膜トランジスタ(Thin-Film-Transistor: TFT)の材料は、非晶質シリコン(amorphous-Silicon)と多結晶シリコン(poly-Silicon)とに大別される。

[0003]

多結晶シリコンは、非晶質シリコンよりも電子移動度が高い。したがって、多結晶シリコンを用いてトランジスタを形成した場合、非晶質シリコンを用いる場合よりも、スイッチング速度が速くなり、ひいてはディスプレイの応答が速くなる。また、周辺LSIを薄膜トランジスタで構成することが可能になる。さらに、他の部品の設計マージンを減らせるなどの利点がある。また、ディスプレイ本体以外にドライバ回路やDACなどの周辺回路をディスプレイに組み入れる場合に、それらの周辺回路をより高速に動作させることができる。

[0004]

多結晶シリコンは結晶粒の集合からなるが、結晶シリコンに比べると電子移動度が低い。また、多結晶シリコンを用いて形成した小型のトランジスタでは、チャネル部における結晶粒界数のバラツキが問題となる。そこで、最近、電子移動度を向上させ且つチャネル部における結晶粒界数のバラツキを少なくするために、大粒径の単結晶シリコンを生成する結晶化方法が提案されている。

[0005]

従来、この種の結晶化方法として、多結晶半導体膜または非晶質半導体膜と平行に近接させた位相シフターにエキシマレーザ光を照射して結晶化半導体膜を生成する「位相制御ELA(Excimer Laser Annealing)」が知られている。位相制御ELAの詳細は、たとえば「表面科学Vol.21, No.5, pp.278-287, 2000」に開示されている。

[0006]

位相制御ELAでは、位相シフターの位相シフト部に対応する点において光強度がほぼ0の逆ピークパターン(中心において光強度がほぼ0で周囲に向かって光強度が急激に増大するパターン)の光強度分布を発生させ、この逆ピークパターンの光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射する

。その結果、光強度分布に応じて溶融領域に温度勾配が生じ、光強度がほぼ0の 点に対応して最初に凝固する部分に結晶核が形成され、その結晶核から周囲に向 かって結晶が横方向に成長(ラテラル成長)することにより大粒径の単結晶粒が 生成される。

[0007]

【発明が解決しようとする課題】

ところで、従来技術において一般に用いられる位相シフターは、いわゆるライン型の位相シフターであって、一方向に沿って交互に繰り返される 2 つの矩形状の領域で構成され、この 2 つの領域の間には π (180度)の位相差が付与されている。図 10 は、ライン型の位相シフターの構成および作用を説明する図である。また、図 11 は、ライン型の位相シフターを用いて得られる光強度分布を示す図である。

[0008]

ライン型の位相シフターを用いた場合、図10(a)に示すように、たとえば 180度の位相差を有する2つの領域101aと101bとの間の直線状の境界線101cが位相シフト部を構成することになる。したがって、図11に示すように、位相シフト部(境界線)101cに対応する線102上において光強度が ほぼ0で且つ線102と直交する方向に周囲に向かって一次元的に光強度が増加 するような逆ピークパターンの光強度分布が形成される。

[0009]

この場合、図10(b)に示すように、位相シフト部に対応する線102に沿って温度分布が最も低くなるとともに、位相シフト部に対応する線102と直交する方向に沿って温度勾配(図中矢印で示す)が発生する。すなわち、図10(c)に示すように、位相シフト部に対応する線102上で結晶核103が発生し、その結晶核103から位相シフト部に対応する線102と直交する方向に沿って結晶化が進行する。

[0010]

なお、図10(c)において、曲線104は結晶の粒界を示しており、これらの結晶粒界104によって規定された領域に結晶が形成される。その結果、結晶

核103は位相シフト部に対応する線102上に発生するものの、線102上の どこに結晶核103が発生するかは不定である。換言すると、ライン型の位相シ フターを用いた場合、結晶核103の発生位置を制御することは不可能であり、 ひいては結晶の形成領域を二次元的に制御することは不可能である。

[0011]

また、ライン型の位相シフターを用いて得られる光強度分布では、図11に示すように、2つの隣接した逆ピークパターン部の間の中間部における光強度分布は不規則なうねり(光強度の増大と減少とを繰り返すような波状分布)を伴うのが一般的である。この場合、逆ピークパターン部の光強度分布において傾斜の大きい位置に結晶核103aが発生することが望ましいが、中間部のうねりにおいて光強度の低い位置に(すなわち望まない位置に)結晶核103bが発生することがある。また、望ましい位置に結晶核が発生したとしても、結晶核から周囲に向かって開始したラテラル成長が、逆ピークパターン部と中間部との境界において光強度が減少する部分で停止してしまい、大きな結晶の成長が妨げられる。

[0012]

本発明は、前述の課題に鑑みてなされたものであり、ある程度所望の位置に結晶核を発生させることができるとともに、結晶核からの十分なラテラル成長を実現して大粒径の結晶化半導体膜を生成することのできる結晶化装置および結晶化方法を提供することを目的とする。

[0013]

【課題を解決するための手段】

前記課題を解決するために、本発明の第1形態では、位相シフターを照明する 照明系を備え、前記位相シフターを介して所定の光強度分布を有する光を多結晶 半導体膜または非晶質半導体膜に照射して結晶化半導体膜を生成する結晶化装置 において、

前記位相シフターは、所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線とを有することを特徴とする結晶化装置を提供する。

[0014]

本発明の第2形態では、位相シフターを照明する照明系を備え、前記位相シフターを介して所定の光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射して結晶化半導体膜を生成する結晶化装置において、

前記位相シフターは、所定の方向に沿って第1のふれ幅で蛇行する第1位相シフト線と、前記所定の方向に沿って前記第1のふれ幅よりも実質的に大きい第2のふれ幅で蛇行する第2位相シフト線とを有することを特徴とする結晶化装置を提供する。

[0015]

第1形態および第2形態の好ましい態様によれば、前記第1位相シフト線および前記第2位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有する。

[0016]

本発明の第3形態では、位相シフターを照明する照明系を備え、前記位相シフターを介して所定の光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射して結晶化半導体膜を生成する結晶化装置において、

前記位相シフターは、所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線と、直線状に延びて前記第1位相シフト線と交差する第3位相シフト線とを有することを特徴とする結晶化装置を提供する。

[0017]

第3形態の好ましい態様によれば、前記第1位相シフト線および前記第2位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有し、前記第3位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有する。また、前記第1位相シフト線と前記第3位相シフト線とはほぼ直交することが好ましい。

[0018]

第1形態~第3形態の好ましい態様によれば、前記多結晶半導体膜または前記 非晶質半導体膜と前記位相シフターとは互いにほぼ平行に且つ近接して配置され ている。この場合、前記第2位相シフト線のふれ幅Wは、光の波長をょとし、前 記多結晶半導体膜または前記非晶質半導体膜と前記位相シフターとの間隔をDとするとき、W>0. $6 \times (\lambda D/2)^{1/2}$ の条件を満足することが好ましい。

[0019]

また、第1形態~第3形態の好ましい態様によれば、前記多結晶半導体膜または前記非晶質半導体膜と前記位相シフターとの間の光路中に配置された結像光学系をさらに備え、前記多結晶半導体膜または前記非晶質半導体膜は、前記位相シフターと光学的に共役な面から前記結像光学系の光軸に沿って所定距離だけ離れて設定されている。

[0020]

さらに、第1 形態~第3 形態の好ましい態様によれば、前記多結晶半導体膜または前記非晶質半導体膜と前記位相シフターとの間の光路中に配置された結像光学系をさらに備え、前記多結晶半導体膜または前記非晶質半導体膜は、前記位相シフターと光学的にほぼ共役な面に設定され、前記結像光学系の像側開口数は、前記所定の光強度分布を発生させるための所要の値に設定されている。この場合、前記第2 位相シフト線のふれ幅Wは、光の波長を λ とし、前記結像光学系の像側開口数をNAとするとき、W>0.305× λ /NAの条件を満足することが好ましい。

[0021]

本発明の第4形態では、位相シフターを照明し、前記位相シフターを介して所 定の光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射して結 晶化半導体膜を生成する結晶化方法において、

所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線とを有する位相シフターを用いることを特徴とする結晶化方法を提供する。

[0022]

本発明の第5形態では、位相シフターを照明し、前記位相シフターを介して所 定の光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射して結 晶化半導体膜を生成する結晶化方法において、

所定の方向に沿って第1のふれ幅で蛇行する第1位相シフト線と、前記所定の

方向に沿って前記第1のふれ幅よりも実質的に大きい第2のふれ幅で蛇行する第2位相シフト線とを有する位相シフターを用いることを特徴とする結晶化方法を 提供する。

[0023]

本発明の第6形態では、位相シフターを照明し、前記位相シフターを介して所 定の光強度分布を有する光を多結晶半導体膜または非晶質半導体膜に照射して結 晶化半導体膜を生成する結晶化方法において、

所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線と、直線状に延びて前記第1位相シフト線と交差する第3位相シフト線とを有する位相シフターを用いることを特徴とする結晶化方法を提供する。

[0024]

第4形態~第6形態の好ましい態様によれば、前記多結晶半導体膜または前記 非晶質半導体膜と前記位相シフターとを互いにほぼ平行に且つ近接して配置する 。あるいは、前記多結晶半導体膜または前記非晶質半導体膜と前記位相シフター との間の光路中に結像光学系を配置し、前記多結晶半導体膜または前記非晶質半 導体膜の表面を前記位相シフターと光学的に共役な面から前記結像光学系の光軸 に沿って所定距離だけ離れて設定する。あるいは、前記多結晶半導体膜または前 記非晶質半導体膜と前記位相シフターとの間の光路中に結像光学系を配置し、前 記結像光学系の像側開口数を前記所定の光強度分布を発生させるための所要の値 に設定し、前記結像光学系を介して前記位相シフターと光学的に共役な位置に前 記多結晶半導体膜または前記非晶質半導体膜を設定する。

[0025]

本発明の第7形態では、所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線とを有することを特徴とする位相シフターを提供する。

[0026]

本発明の第8形態では、所定の方向に沿って第1のふれ幅で蛇行する第1位相 シフト線と、前記所定の方向に沿って前記第1のふれ幅よりも実質的に大きい第 2のふれ幅で蛇行する第2位相シフト線とを有することを特徴とする位相シフターを提供する。

[0027]

第7形態および第8形態の好ましい態様によれば、前記第1位相シフト線および前記第2位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有する。

[0028]

本発明の第9形態では、所定の方向に沿って直線状に延びる第1位相シフト線と、前記所定の方向に沿って蛇行する第2位相シフト線と、直線状に延びて前記第1位相シフト線と交差する第3位相シフト線とを有することを特徴とする位相シフターを提供する。

[0029]

第9形態の好ましい態様によれば、前記第1位相シフト線および前記第2位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有し、前記第3位相シフト線の一方の側の領域と他方の側の領域とが約180度の位相差を有する。また、前記第1位相シフト線と前記第3位相シフト線とはほぼ直交することが好ましい。

[0030]

【発明の実施の形態】

本発明の実施形態を、添付図面に基づいて説明する。

図1は、本発明の第1実施形態にかかる結晶化装置の構成を概略的に示す図である。第1実施形態の結晶化装置は、位相シフター1を照明する照明系2を備えている。照明系2は、たとえば248nmの波長を有する光を供給するKrFエキシマレーザ光源2aを備えている。なお、光源2aとして、XeClエキシマレーザ光源のような他の適当な光源を用いることもできる。光源2aから供給されたレーザ光は、ビームエキスパンダ2bを介して拡大された後、第1フライアイレンズ2cに入射する。.

[0031]

こうして、第1フライアイレンズ2cの後側焦点面には複数の光源が形成され

、これらの複数の光源からの光束は第1コンデンサー光学系2dを介して、第2フライアイレンズ2eの入射面を重畳的に照明する。その結果、第2フライアイレンズ2eの後側焦点面には、第1フライアイレンズ2cの後側焦点面よりも多くの複数の光源が形成される。第2フライアイレンズ2eの後側焦点面に形成された複数の光源からの光束は、第2コンデンサー光学系2fを介して、位相シフター1を重畳的に照明する。

[0032]

ここで、第1フライアイレンズ2cおよび第1コンデンサー光学系2dは第1ホモジナイザを構成し、この第1ホモジナイザにより位相シフター1上での入射角度に関する均一化が図られる。また、第2フライアイレンズ2eおよび第2コンデンサー光学系2fは第2ホモジナイザを構成し、この第2ホモジナイザにより位相シフター1上での面内位置に関する均一化が図られる。したがって、照明系2はほぼ均一な光強度分布を有する光を位相シフター1に照射する。

[0033]

位相シフター1を介したレーザ光は、位相シフター1と平行に且つ近接して配置された被処理基板3に照射される。ここで、被処理基板3は、たとえば液晶ディスプレイ用板ガラスの上に化学気相成長法により下地膜および非晶質シリコン膜を形成することにより得られる。換言すれば、位相シフター1は、非晶質半導体膜と対向するように設定されている。被処理基板3は、真空チャックや静電チャックなどにより基板ステージ4上において所定の位置に保持されている。

[0034]

図2は、第1実施形態における位相シフターの基本単位部分の構成および作用を概略的に示す図である。また、図3は、第1実施形態において図2の位相シフターを用いて被処理基板上で得られる光強度分布を模式的に示す図である。図2を参照すると、位相シフター1の基本単位部分10は、図中鉛直方向に沿って直線状に延びる第1位相シフト線11aと、図中鉛直方向に沿って蛇行する第2位相シフト線11bとを有し、第1位相シフト線11aおよび第2位相シフト線11bの図中左側の領域12aと図中右側の領域12bとが180度の位相差を有するように構成されている。

[0035]

すなわち、第1領域12aの透過光を基準として、第2領域12bの透過光には180度の位相差が付与されるように構成されている。具体的には、たとえば位相シフター1が248nmの波長を有する光に対して1.5の屈折率を有する石英ガラスで形成されている場合、第1領域12aと第2領域12bとの間には248nmの段差が付与されている。位相シフター1は、必要に応じて、基本単位部分10を一次元的にあるいは二次元的に配置することにより構成されている。また、位相シフター1では、その位相シフト面(凹凸パターン)が被処理基板3と対向する面に形成されている。

[0036]

位相シフター1と被処理基板3とが密着配置されている場合、被処理基板3上には、位相シフト線11aおよび11bに対応する部分においてのみ光強度の低い光強度分布が形成されることになる。しかしながら、第1実施形態では位相シフター1と被処理基板3とが近接配置されているので、いわゆるデフォーカス効果(ボケ効果)により、図3に示すように、位相シフト線11aおよび11bに対応する線領域13aおよび13bにおいて光強度が最も低く、線領域13aおよび13bと直交する方向に沿って光強度が急激に増大する逆ピークパターンの光強度分布が形成される。

[0037]

なお、図3において、参照符号A-Aで示す光強度分布は図2(a)の線A-Aで示す方向(第1位相シフト線11aと直交する方向)に対応する方向に沿った光強度分布を示し、参照符号B-Bで示す光強度分布は図2(a)の線B-Bで示す方向(第2位相シフト線11bと直交する方向)に対応する方向に沿った光強度分布を示している。図3に示すように、蛇行する第2位相シフト線11bに対応する線領域13bにおける光強度は、直線状の第1位相シフト線11aに対応する線領域13aにおける光強度よりも実質的に高くなっている。これは、第2位相シフト線11bの蛇行とデフォーカス効果(ボケ効果)との相乗効果により、ふれ幅W(図2(a)を参照)の範囲の光強度分布が平均化され、逆ピークの光強度が高く(浅く)なるからである。

[0038]

すなわち、第2位相シフト線11bの蛇行のふれ幅Wが大きくなるほど、第2位相シフト線11bに対応する線領域13bにおける光強度は高くなる。また、線領域13aと線領域13bとの境目では光強度が平均化され、高い値から低い値に向かって滑らかに変化する。こうして、被処理基板3上の光強度分布では、第1位相シフト線11aに対応する線領域13aにおいて光強度が最も低く、光強度の変化勾配が周辺よりも低い谷線が第1位相シフト線11aに対応する線領域13aから第2位相シフト線11bに対応する線領域13bに向かって形成される。したがって、第1実施形態では、光強度の最も低い領域、すなわち直線状の第1位相シフト線11aに対応する線領域13a上に結晶核14が発生する。

[0039]

また、第1位相シフト線11aから第2位相シフト線11bに向かって形成される谷線における光強度分布は不規則なうねり(光強度の増大と減少とを繰り返すような波状分布)を伴うことがないので、結晶核14から谷線に沿って開始したラテラル成長が途中で停止することなく、大粒径の単結晶15が生成される。こうして、いわゆる近接法(デフォーカス法)にしたがう第1実施形態では、直線状の位相シフト線と蛇行する位相シフト線との組み合わせにより、ある程度所望の位置に結晶核を発生させることができるとともに、結晶核からの十分なラテラル成長を実現して大粒径の結晶化半導体膜を生成することができる。

[0040]

図4は、第1実施形態の第1変形例にかかる位相シフターの構成および作用を 概略的に示す図である。図4の第1変形例にかかる位相シフターは第1実施形態 の位相シフターと類似の構成を有するが、第1位相シフト線11aが直線状では なく第2位相シフト線11bのふれ幅Wよりも実質的に小さいふれ幅で蛇行して いる点が第1実施形態と基本的に相違している。以下、第1実施形態との相違点 に着目して、図4の第1変形例を説明する。

$[0\ 0\ 4\ 1]$

図4を参照すると、第1変形例にかかる位相シフター1の基本単位部分10aは、図中鉛直方向に沿って比較的小さなふれ幅で蛇行する第1位相シフト線11

aと、図中鉛直方向に沿って比較的大きなふれ幅Wで蛇行する第2位相シフト線 11bとを有し、第1位相シフト線11aおよび第2位相シフト線11bの図中 左側の領域12aと図中右側の領域12bとが180度の位相差を有するように 構成されている。この場合、上述したように蛇行のふれ幅が大きくなるほど位相 シフト線に対応する線領域における光強度は高くなるので、第2位相シフト線1 1bに対応する線領域13bにおける光強度の方が第1位相シフト線11aに対 応する線領域13aにおける光強度よりも実質的に高くなる。

[0042]

その結果、被処理基板3上の光強度分布では、第1位相シフト線11aに対応する線領域13aにおいて光強度が最も低く、光強度の変化勾配が周辺よりも低い谷線が第1位相シフト線11aに対応する線領域13aから第2位相シフト線11bに対応する線領域13bに向かって形成される。したがって、図4の第1変形例においても第1実施形態と同様に、第1位相シフト線11aに対応する線領域13a上に結晶核14が発生し、結晶核14から谷線に沿って開始したラテラル成長が途中で停止することなく、大粒径の単結晶15が生成される。すなわち、図4の第1変形例では、大きいふれ幅で蛇行する位相シフト線と小さいふれ幅で蛇行する位相シフト線との組み合わせにより(蛇行する位相シフト線のふれ幅の変調により)、ある程度所望の位置に結晶核を発生させることができるとともに、結晶核からの十分なラテラル成長を実現して大粒径の結晶化半導体膜を生成することができる。

[0043]

図5は、第1実施形態の第2変形例にかかる位相シフターの構成および作用を 概略的に示す図である。図5の第2変形例にかかる位相シフターは第1実施形態 の位相シフターと類似の構成を有するが、第1位相シフト線11aと直交する直 線状の第3位相シフト線11cが付設されている点が第1実施形態と基本的に相 違している。以下、第1実施形態との相違点に着目して、図5の第2変形例を説 明する。

[0044]

図5を参照すると、第2変形例にかかる位相シフター1の基本単位部分10b

は、図中鉛直方向に沿って直線状に延びる第1位相シフト線11aと、図中鉛直方向に沿って蛇行する第2位相シフト線11bと、図中水平方向に沿って直線状に延びて第1位相シフト線11aと交差する第3位相シフト線11cとを有する。そして、第1位相シフト線11aおよび第2位相シフト線11bの図中左側の領域(12a,12c)と図中右側の領域(12b,12d)とが180度の位相差を有し、第3位相シフト線11cの図中上側の領域(12a,12b)と図中下側の領域(12c,12d)とが180度の位相差を有するように構成されている。この場合、第1位相シフト線11aと第3位相シフト線11cとの交点11dが位相シフト部を構成することになる。

[0045]

その結果、被処理基板3上の光強度分布では、位相シフト部11 dに対応する領域13 dにおいて光強度が最も低くなり、光強度の変化勾配が周辺よりも低い谷線が第1位相シフト線11 aに対応する線領域13 aから第2位相シフト線11 bに対応する線領域13 bに向かって形成される。したがって、図5の第2変形例では、位相シフト部11 dに対応する領域13 dに結晶核14が発生し、結晶核14から谷線に沿って開始したラテラル成長が途中で停止することなく、大粒径の単結晶15が生成される。すなわち、図5の第2変形例では、第1位相シフト線11 aと直交する直線状の第3位相シフト線11 cの付設により、第1実施形態および図4の第1変形例の場合よりも正確に所望の位置に結晶核14を発生させることができる。

[0046]

図6は、第1実施形態およびその変形例において蛇行する第2位相シフト線に必要なふれ幅Wの大きさを説明するための図である。図6を参照すると、位相シフターにより被処理基板上に形成される光強度分布において、直線状の位相シフト線を中心として位相シフト線と直交する方向に沿って得られる逆ピークパターンの半値幅Lは、次の式(1)で表わされる。なお、式(1)において、λは光の波長であり、Dは位相シフターと被処理基板との間隔である。

$$L = 1. 2 \times (\lambda D/2)^{1/2}$$
 (1)

[0047]

蛇行する第2位相シフト線11bに対応する線領域13bにおける光強度を上述の光強度平均化効果により所要の大きさまで高めるには、第2位相シフト線11bのふれ幅Wが半値幅Lよりも大きいこと、すなわち次の条件式(2)を満足することが好ましい。

$$W > 1. 2 \times (\lambda D/2) 1/2$$
 (2)

[0048]

ただし、第2位相シフト線11bのふれ幅Wが、条件式(2)における不等号の右側の値に係数0.5を乗じて得られる次の条件式(3)を満足することにより、本発明の光強度平均化効果を十分に得ることができる。

$$W > 0. 6 \times (\lambda D/2) 1/2$$
 (3)

[0049]

図7は、本発明の第2実施形態にかかる結晶化装置の構成を概略的に示す図である。第2実施形態は第1実施形態と類似の構成を有するが、第2実施形態では位相シフター1と被処理基板3との間の光路中に結像光学系5を備えている点が第1実施形態と基本的に相違している。以下、第1実施形態との相違点に着目して、第2実施形態を説明する。なお、図7では、図面の明瞭化のために、照明系2の内部構成の図示を省略している。

[0050]

第2実施形態では、図7に示すように、被処理基板3は位相シフター1と光学的に共役な面(結像光学系5の像面)から光軸に沿って所定距離だけ離れて設定されている。なお、結像光学系5(および後述の結像光学系6)は、屈折型の光学系であってもよいし、反射型の光学系であってもよいし、屈折反射型の光学系であってもよい。いわゆる投影デフォーカス法にしたがう第2実施形態においても、位相シフター1を用いて、第1実施形態と同じ所望の光強度分布を被処理基板3上に形成し、ある程度所望の位置に結晶核を発生させることができるとともに、結晶核からの十分なラテラル成長を実現して大粒径の結晶化半導体膜を生成することができる。

[0051]

ところで、第1実施形態では被処理基板3におけるアブレーションに起因して

位相シフター1が汚染され、ひいては良好な結晶化が妨げられることがある。これに対して、第2実施形態では、位相シフター1と被処理基板3との間に結像光学系5が介在し且つ被処理基板3と結像光学系5との間隔も比較的大きく確保されているので、被処理基板3におけるアブレーションの影響を受けることなく良好な結晶化を実現することができる。

[0052]

また、第2実施形態では、位相シフター1と被処理基板3との間に設定すべき間隔が非常に小さい(たとえば数 μ m~数百 μ m)ので、位相シフター1と被処理基板3との間の狭い光路中に位置検出のための検出光を導入することが困難であり、ひいては位相シフター1と被処理基板3との間隔を調整することが困難である。これに対して、第2実施形態では、被処理基板3と結像光学系5との間隔が比較的大きく確保されているので、その間の光路中に位置検出のための検出光を導入して、被処理基板3と結像光学系5との位置関係を調整することが容易である。

[0053]

図8は、本発明の第3実施形態にかかる結晶化装置の構成を概略的に示す図である。第3実施形態は第2実施形態と類似の構成を有するが、第3実施形態では結像光学系6を介して位相シフター1と被処理基板3とが光学的に共役に配置されている点が第2実施形態と基本的に相違している。以下、第2実施形態との相違点に着目して、第3実施形態を説明する。なお、図8においても、図面の明瞭化のために、照明系2の内部構成の図示を省略している。

[0054]

第3実施形態では、結像光学系6は、その瞳(射出瞳)に配置された開口絞り6aを備えている。開口絞り6aは、開口部(光透過部)の大きさの異なる複数の開口絞りを有し、これらの複数の開口絞りは光路に対して交換可能に構成されている。あるいは、開口絞り6aは、開口部の大きさを連続的に変化させることのできる虹彩絞りを有する。いずれにしても、開口絞り6aの開口部の大きさ(ひいては結像光学系6の像側開口数)は、被処理基板3の半導体膜上において所定の光強度分布を発生させるように設定されている。

[0055]

いわゆる投影NA法にしたがう第3実施形態においても第1実施形態および第2実施形態と同様に、位相シフター1を用いて所望の光強度分布を被処理基板3上に形成し、ある程度所望の位置に結晶核を発生させることができるとともに、結晶核からの十分なラテラル成長を実現して大粒径の結晶化半導体膜を生成することができる。また、第3実施形態においても第2実施形態と同様に、被処理基板3におけるアブレーションの影響を受けることなく良好な結晶化を実現することができるとともに、被処理基板3と結像光学系6との位置関係を調整することが容易である。

[0056]

ところで、投影NA法にしたがう第3実施形態では、結像光学系6の像側開口 数NAを小さく設定することにより被処理基板上においてボケ効果が得られるが 、解像度の低下によるボケ量Bは次の式(4)で表わされる。

$$B = 0. 6 1 \times \lambda / NA \qquad (4)$$

[0057]

なお、式(4)における定数0.61は、完全コヒーレント照明の場合に得られる光強度分布において中心から最初に0になるまでの距離(半径)である。実際の光学系では、完全なコヒーレント照明にはならないので、この定数の値は異なってくるが概ね1程度の値である。蛇行する第2位相シフト線11bに対応する線領域13bにおける光強度を上述のボケ効果により所要の大きさまで高めるには、第2位相シフト線11bのふれ幅Wがボケ量Bよりも大きいこと、すなわち次の条件式(5)を満足することが好ましい。

$$W > 0$$
. 6 1 $\times \lambda / NA$ (5)

[0058]

ただし、第2位相シフト線11bのふれ幅Wが、条件式(5)における不等号の右側の値に係数0.5を乗じて得られる次の条件式(6)を満足することにより、本発明のボケ効果を十分に得ることができる。

$$W > 0$$
. $3.0.5 \times \lambda / NA$ (6)

[0059]

なお、上述の第2実施形態および第3実施形態では、第1実施形態の位相シフターだけでなく、図4の第1変形例にかかる位相シフターや図5の第2変形例にかかる位相シフターを用いることもできる。

[0060]

また、上述の各実施形態および各変形例では、蛇行する位相シフト線として、 ジグザグ状に蛇行する位相シフト線を例示している。しかしながら、これに限定 されることなく、蛇行する位相シフト線について、たとえば正弦曲線状に蛇行す る位相シフト線や、全体的にジグザグ状または正弦曲線状に蛇行する形態を有す る階段状の位相シフト線など、様々な変形例が可能である。

[0061]

なお、上述の各実施形態において、光強度分布は設計の段階でも計算できるが、実際の被処理面(被露光面)での光強度分布を観察して確認しておくことが望ましい。そのためには、被処理面を光学系で拡大し、CCDなどの撮像素子で入力すれば良い。使用光が紫外線の場合は、光学系が制約を受けるため、被処理面に蛍光板を設けて可視光に変換しても良い。

[0062]

図9は、各実施形態の結晶化装置を用いて電子デバイスを作製する工程を示す工程断面図である。図9(a)に示すように、絶縁基板80(例えば、アルカリガラス、石英ガラス、プラスチック、ポリイミドなど)の上に、下地膜81(例えば、膜厚50nmのSiNおよび膜厚100nmのSiO2積層膜など)および非晶質半導体膜82(例えば、膜厚50nm~200nm程度のSi,Ge,SiGeなど)を、化学気相成長法やスパッタ法などを用いて成膜することにより、被処理基板3を準備する。そして、各実施形態の結晶化装置を用いて、非晶質半導体膜82の表面の一部もしくは全部に、レーザ光83(例えば、KrFエキシマレーザ光やXeClエキシマレーザ光など)を照射する。

[0063]

こうして、図9(b)に示すように、大粒径の結晶を有する多結晶半導体膜または単結晶化半導体膜84が生成される。次に、図9(c)に示すように、フォトリングラフィ技術を用いて多結晶半導体膜または単結晶化半導体膜84を島状

の半導体膜85に加工し、ゲート絶縁膜86として膜厚20nm~100nmのSiO2膜を化学気相成長法やスパッタ法などを用いて成膜する。さらに、図9 (d)に示すように、ゲート電極87 (例えば、シリサイドやMoWなど)を形成し、ゲート電極87をマスクにして不純物イオン88 (Nチャネルトランジスタの場合にはリン、Pチャネルトランジスタの場合にはホウ素)を注入する。その後、窒素雰囲気でアニール処理(例えば、450°Cで1時間)を行い、不純物を活性化する。次に、図9(e)に示すように、層間絶縁膜89を成膜してコンタクト穴をあけ、チャネル90でつながるソース91およびドレイン92に接続するソース電極93およびドレイン電極94を形成する。

[0064]

以上の工程において、図9(a)および(b)に示す工程で生成された多結晶 半導体膜または単結晶化半導体膜84の大粒径結晶の位置に合わせて、チャネル 90を形成する。以上の工程により、多結晶トランジスタまたは単結晶化半導体 トランジスタを形成することができる。こうして製造された多結晶トランジスタ または単結晶化トランジスタは、液晶ディスプレイやEL(エレクトロルミネッ センス)ディスプレイなどの駆動回路や、メモリ(SRAMやDRAM)やCP Uなどの集積回路などに適用可能である。

[0065]

【発明の効果】

以上説明したように、本発明では、直線状の位相シフト線と蛇行する位相シフト線との組み合わせにより、あるいは大きいふれ幅で蛇行する位相シフト線と小さいふれ幅で蛇行する位相シフト線との組み合わせにより(蛇行する位相シフト線のふれ幅の変調により)、ある程度所望の位置に結晶核を発生させることができるとともに、結晶核からの十分なラテラル成長を実現して大粒径の結晶化半導体膜を生成することができる。

【図面の簡単な説明】

【図1】

本発明の第1実施形態にかかる結晶化装置の構成を概略的に示す図である。

[図2]

第1実施形態における位相シフターの基本単位部分の構成および作用を概略的 に示す図である。

【図3】

第1実施形態において図2の位相シフターを用いて被処理基板上で得られる光 強度分布を模式的に示す図である。

【図4】

第1実施形態の第1変形例にかかる位相シフターの構成および作用を概略的に 示す図である。

【図5】

第1実施形態の第2変形例にかかる位相シフターの構成および作用を概略的に 示す図である。

【図6】

第1実施形態およびその変形例において蛇行する第2位相シフト線に必要なふれ幅Wの大きさを説明するための図である。

【図7】

本発明の第2実施形態にかかる結晶化装置の構成を概略的に示す図である。

【図8】

本発明の第3実施形態にかかる結晶化装置の構成を概略的に示す図である。

【図9】

各実施形態の結晶化装置を用いて電子デバイスを作製する工程を示す工程断面 図である。

【図10】

ライン型の位相シフターの構成および作用を説明する図である。

【図11】

ライン型の位相シフターを用いて得られる光強度分布を示す図である。

【符号の説明】

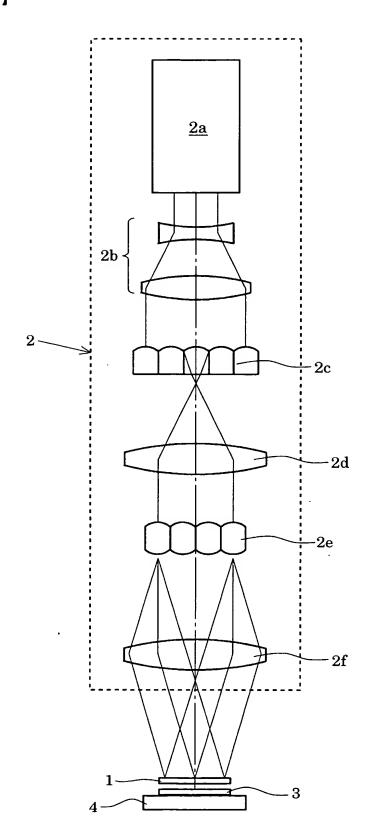
- 1 位相シフター
- 2 照明系
- 2 a KrFエキシマレーザ光源

- 2 b ビームエキスパンダ
- 2 c, 2 e フライアイレンズ
- 2 d, 2 f コンデンサー光学系
- 3 被処理基板
- 4 基板ステージ
- 5,6 結像光学系
- 6 a 開口絞り

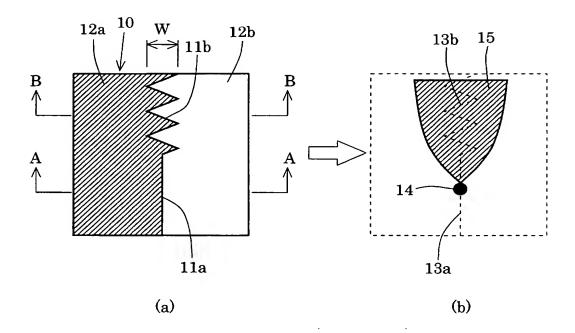
【書類名】

図面

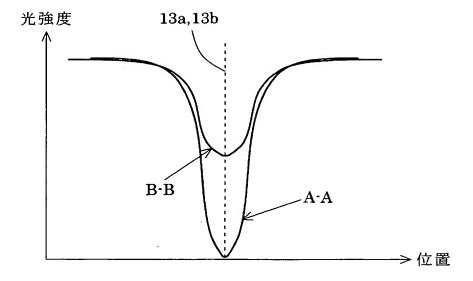
図1]



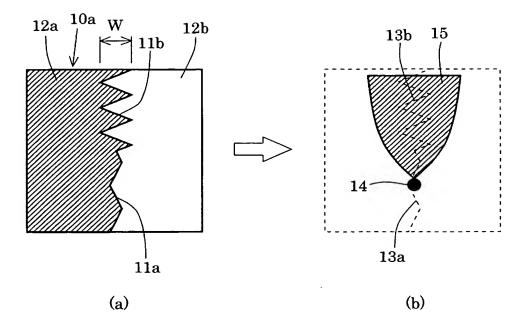
【図2】



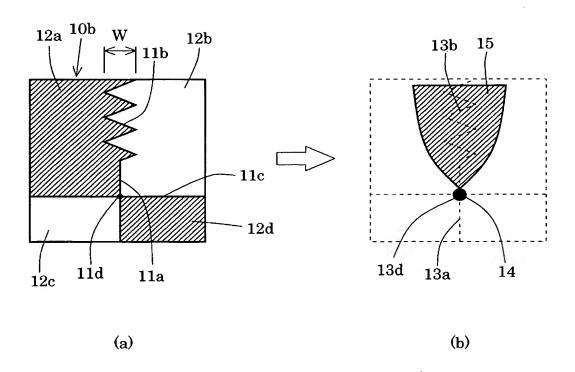
【図3】



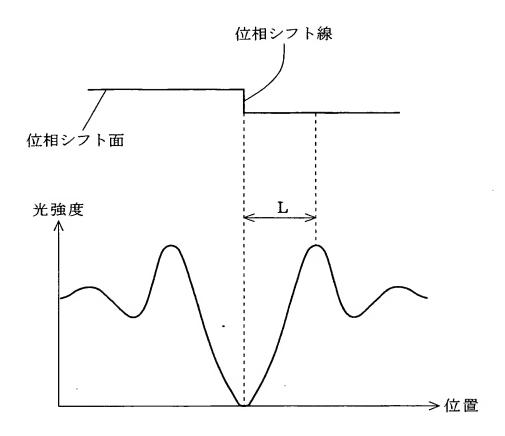
【図4】



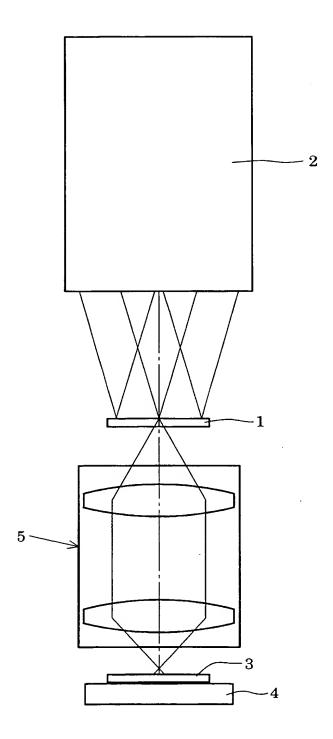
【図5】



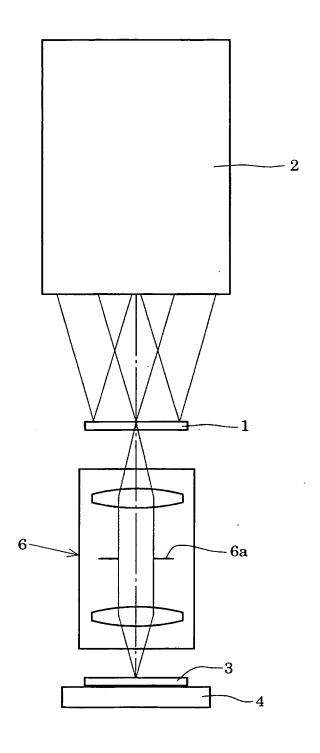
【図6】



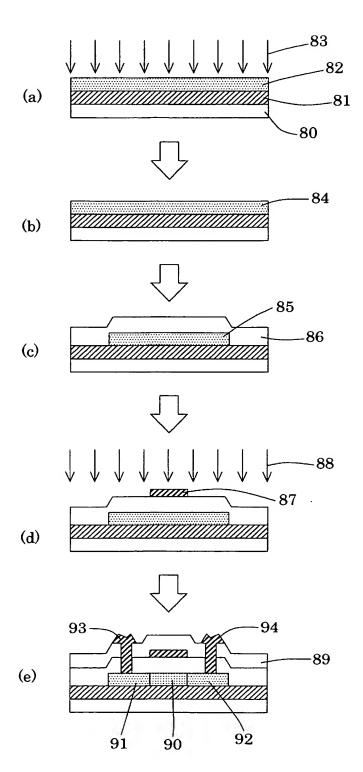
【図7】



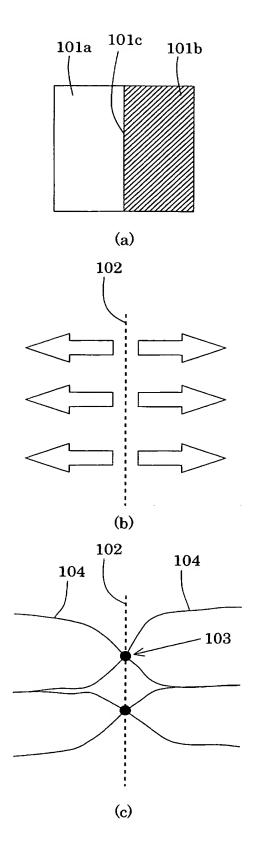
[図8]



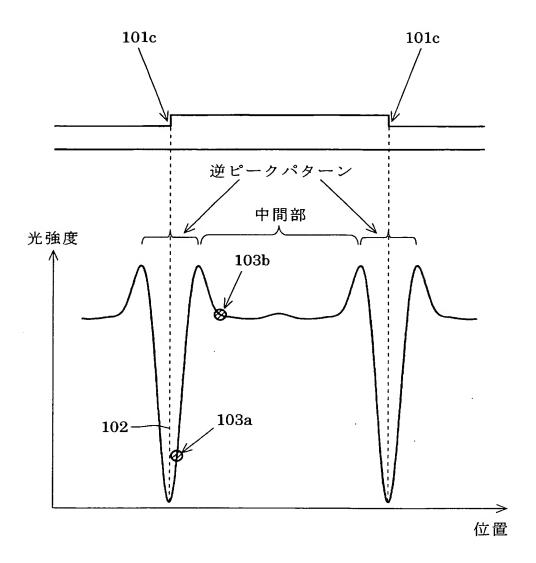
【図9】



【図10】



【図11】



ページ: 1/E

【書類名】 要約書

١

【要約】

【課題】 ある程度所望の位置に結晶核を発生させることができるとともに、結晶核からの十分なラテラル成長を実現して大粒径の結晶化半導体膜を生成することのできる結晶化装置。

【解決手段】 位相シフター(1)を照明する照明系(2)を備え、位相シフターを介して所定の光強度分布を有する光を半導体膜(3)に照射して結晶化半導体膜を生成する結晶化装置。位相シフターは、所定の方向に沿って直線状に延びる第1位相シフト線と、所定の方向に沿って蛇行する第2位相シフト線とを有する。あるいは、位相シフターは、所定の方向に沿って第1のふれ幅で蛇行する第1位相シフト線と、所定の方向に沿って第2のふれ幅で蛇行する第2位相シフト線とを有する。

【選択図】 図1

ページ: 1/E

認定・付加情報

特許出願の番号

特願2002-357254

受付番号

50201862982

書類名

特許願

担当官

第六担当上席

0095

作成日

平成14年12月10日

<認定情報・付加情報>

- -}

【提出日】

平成14年12月 9日

特願2002-357254

出願人履歴情報

識別番号

[501286657]

1. 変更年月日

2001年 7月18日

[変更理由]

新規登録

住 所

神奈川県横浜市戸塚区吉田町292番地

氏 名 株式会社 液晶先端技術開発センター